

# 移動通信の基盤技術 その2

## 4 周波数シンセサイザ

今日の大容量移動通信は、限られた周波数を多くの無線チャンネルに分割して有効利用するFDMA技術を基本に構成されている。移動通信へのFDMAの適用は、周波数シンセサイザにより可能にされたといっても過言でない。本稿では、移動局用周波数シンセサイザについて、デバイスを含めて回路構成技術の進展を振り返るとともに、小型、低消費電力化および高性能化の最新技術を概説する。

たるさわ 垂澤    よしあき 芳明・野島    のじま としお 俊雄

### まえがき

携帯電話・自動車電話に代表される移動通信システムにおいては、無線アクセス方式として周波数分割多元接続(Frequency Division Multiple Access: FDMA)が従来より利用されている。FDMAは、図1(a)、(b)に示すように限られた無線周波数を多くの無線チャンネルに分割し、次々にこれを通話の必要な移動局に割り当て、周波数を有効利用するものである。例えば、大容量移動通信方式では800MHz帯において、25MHzの帯域を6.25kHz間隔で4,000個の無線チャンネルに分割している。例えば、移動局側ではどのチャンネルを指定されても、瞬時に応答できるように、送受信する電波が、この4,000チャンネルの周波数のいずれにも任意に、かつ瞬時に変更できなければならない。使用する無線チャンネルは、移動局の局部発振器の周波数によって決定されるため、局部発振器として周波数を一定間隔で設定できる発振器を使用することが必須となる。

図1(b)はFDMA方式における無線チャンネルの配置例であり、無線チャンネル周波数 $f_2$ を通話チャンネルとして使用している場合である。このような無線チャンネルの割

り当てにおいて、例えばチャンネル2を使用する移動局の局部発振器の設定周波数に大きな偏差が生じたとすると、同図(c)に示すようにこの移動局の電波とチャンネル3を使用する電波が重なり、双方の受信機において干渉を生じて通話品質が著しく劣化したり、場合によっては通信不能となる。したがって、局部発振器には、

前記の機能に加えて周波数の高精度化が必要不可欠となる。

このような要求に対応できる発振器が周波数シンセサイザ(以下、シンセサイザ)である。シンセサイザは、基地局・移動局双方に必要なだが、特に小型化の必要な移動局装置では、大きさ、消費電力に対する厳しい条件が課せられる。

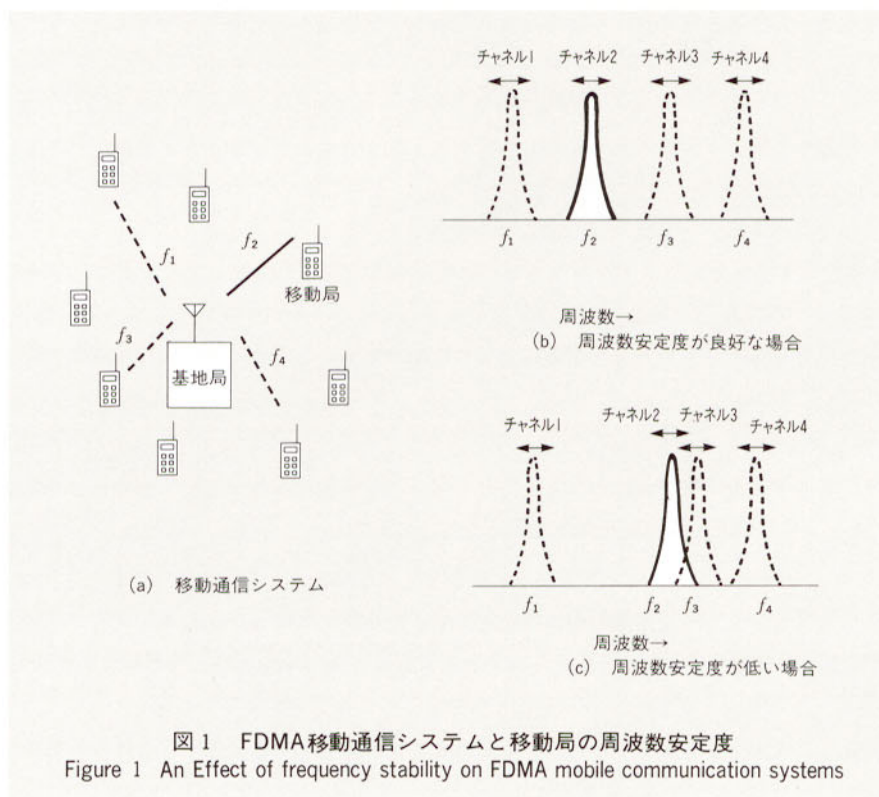


図1 FDMA移動通信システムと移動局の周波数安定度  
Figure 1 An Effect of frequency stability on FDMA mobile communication systems

本稿では、移動局用シンセサイザに焦点を絞る、まず、これまでの研究開発におけるブレイクスルーを概観する。次に、回路の小型・低消費電力化、ならびに高性能化のための最新技術を概説し、最後に将来動向を展望する。

## 開発の歴史

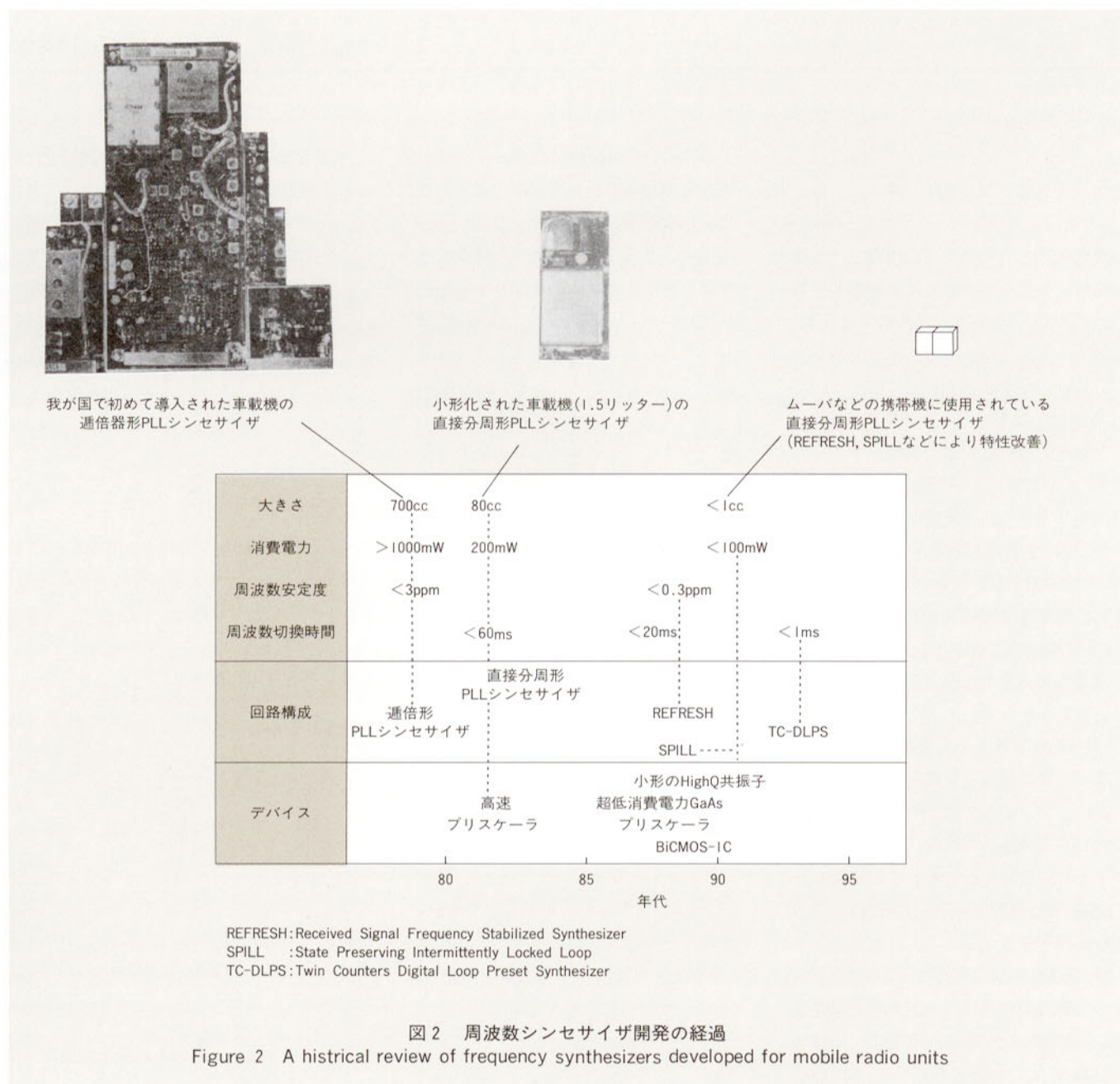
図2は、我が国における周波数シンセサイザの高性能化のこれまでの経過をまとめたものである。大きさや消費電力など、それぞれの性能の改善は、新しい回

路構成の考案や新しいデバイスの開発によって達成されてきた。主な技術革新と達成された各性能とを波線で結んでいる。以下、これらの技術革新を概説する。

移動通信では、通常、位相同期ループ(PLL)を適用したPLLシンセサイザが用いられる。これは、その構成が小型化や低消費電力化に適しているためである。しかし、1979年に開始された800MHz/900MHz帯を用いる自動車電話では、これらの周波数帯をPLLで直接発生することが困難であったため、車載移動局装置には、複数の通信器を使用したシンセサ

イザを利用しなければならなかった。このため、図2の写真に示されるように体積が700cc以上と、今日の携帯電話本体よりも大きいものであった。

体積を飛躍的に減少するためには、通信器を使用せずに構成する必要がある。このために、800MHz帯で低消費電力に動作する高速プリスケアラの開発が進められ、1982年にはSiトランジスタによるプリスケアラを用いて80ccの画期的な直接分周形シンセサイザの実用化が可能となった。この結果、容量1.5リッターの小型車載機が実現され、高度経済成長のタイ





ミングとも一致して、その後の急激な自動車電話の発展をもたらす原動力となった<sup>2)</sup>。

この急激な需要の増加に対応するため、システムの大容量化が急務となり、無線チャンネルの設定周波数間隔を従来の半分に狭小化し、さらに周波数インタリーブを導入した大容量方式の開発が進められた<sup>3)</sup>。

狭小化や周波数インタリーブを行うためには、周波数シンセサイザの周波数の高安定化が必要であり、このために受信波基準校正形シンセサイザ(REFRESH: Received Signal Frequency Stabilized Synthesizer)を考案して、周波数安定度として従来の3ppmを0.3ppmに改善した<sup>4)</sup>。さらに、小型携帯電話ムーバの開発は、今日の携帯電話時代をもたらすきっかけとなったが、シンセサイザについても小型・低消費電力化が図られており、高選択度(High Q)で低損失な超小型共振子<sup>5)</sup>、BiCMOS-IC<sup>6)</sup>、超低消費電力GaAsプリスケラ<sup>7),8)</sup>、初期位相整合形シンセサイザ(SPILLシンセサイザ)<sup>9)</sup>などの技術がこれに寄与している。

小型 High Q共振子により800MHz帯/900MHz帯の電圧制御発振器(VCO)の小型化が図られた。BiCMOS-IC技術は、プリスケラを含むPLL主要回路のワンチップIC化を可能にし、回路の飛躍的な小型化を達成した。SPILLシンセサイザは電源投入時の立ち上がり速度を従来の10倍以上に高速化して、間欠受信における低消費電力化を可能にした。

また、現在導入の進められているデジタル方式では、ハンドオーバー(通話中の無線ゾーン切換)時におけるデジタル伝送の誤りの発生を防ぐために、無線チャンネル切換を2ms以下の短時間で行う必要があった。ところが、従来の直接分周形PLLシンセサイザでは20msまで短くするのが精一杯であり、この壁を突破することが方式実現のために必須であった。ツインカウンタ形デジタルループプリセットシンセサイザ(TC-DLPS)は1ms以下的高速切換を初めて達成して<sup>10)</sup>、高速切換の技術的可能性を示した。これを契機

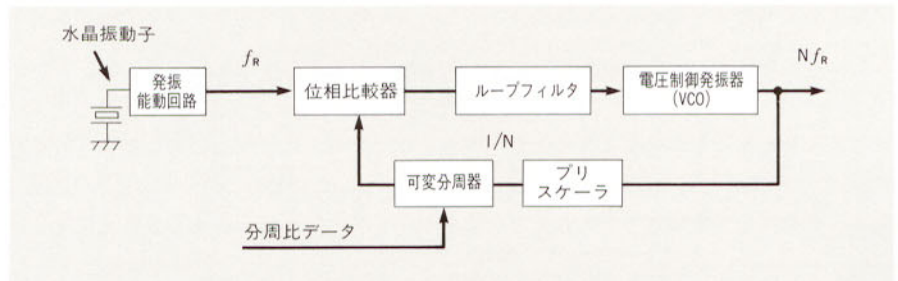


図3 VCO出力信号をプリスケラで直接分周するPLLシンセサイザ  
 Figure 3 A fundamental circuit configuration of PLL synthesizer using a prescaler

として、各種の高速切換シンセサイザが開発され、デジタルムーバの実現に大きく貢献した<sup>11)</sup>。

## 周波数シンセサイザの回路技術とデバイス技術

位相同期ループ(PLL)を用いたPLLシンセサイザは、その構成が小型・低消費電力化に適している。しかし、このPLLシンセサイザをムーバのような小型携帯電話に搭載するためには、全節のような各種の革新的技術を必要とした。

以下にPLLシンセサイザの基本構成と動作を説明し、小型・低消費電力化や周波数切換の高速化に関する特徴的技術について述べる。

### ■PLLシンセサイザ

PLLシンセサイザは図3に示すように電圧制御発振器(VCO)、水晶発振器、分周器などで構成する。

VCOは800MHz帯などの希望の周波数帯域で直流電圧印加により出力周波数を自由に変えられる。プリスケラと可変分周器によりVCOの発振周波数を1/Nに分周する。この分周した信号の位相と、水晶発振器の発振信号の位相を位相比較器で比較し、この2つの信号の位相差がゼロになるようにVCOの直流印加電圧を調整する。

ループフィルタは、VCO制御電圧を1次ホールドするために設けた積分器である。このような負帰還ループがPLLであり、これによりVCOの位相と水晶発振器の位相が同期し、VCOの周波数安定度は、水晶発振器と同様の安定度まで高められる。携帯電話に用いられる水晶発振

器としては、水晶振動子の温度特性を補償した温度補償水晶発振器(TCXO)を使用し、1.5ppm程度の周波数安定度が得られている。

図3のPLLは、分周器によりVCOの発振信号を1/Nにした信号の位相と、水晶発振器の発振信号の位相を等しくするような負帰還ループである。このため、定常状態において、分周器の出力周波数と水晶発振器の出力周波数は等しくなる。したがって、水晶発振器の周波数 $f_r$ と、VCOの出力周波数 $f_o$ の関係は、

$$f_o = N f_r$$

となり、出力周波数 $f_o$ は分周比Nを変えることにより、 $f_r$ のN倍に設定できる。例えば、 $f_r$ を12.5kHzとしてNを64,000から66,000までの整数をとることにより、出力周波数は800MHzから825MHzまでの間で12.5kHz間隔に自由に設定することができる。

PLLシンセサイザに使用する分周器や位相比較器はデジタル論理回路で構成できるので、IC化により小型なPLL回路を実現でき、しかも、分周器に2進デジタルコードで分周比データを設定することにより、出力周波数を可変できるので、マイクロプロセッサを用いた無線制御回路との整合性が極めてよい。

以上のように、周波数合成機能と小型化の観点から可変分周器の役割は極めて重要である。図4に示すように自動車電話サービス開始当初のシンセサイザが周波数逡倍器やミキサを多用しなければならなかった理由は、低消費電力で動作する800MHz帯のプリスケラが実現されていなかったためである。しかし、800MHz帯を直接分周できるプリスケラが開発



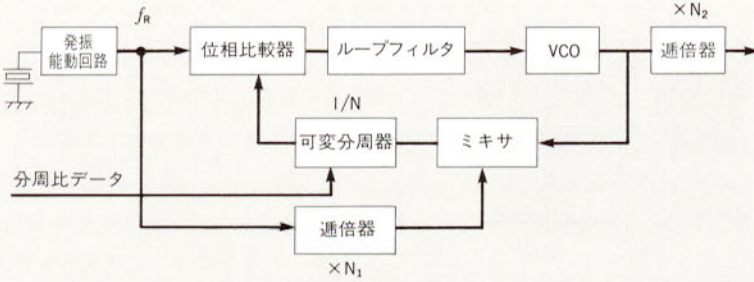


図4 通信器、ミキサを使用したPLLシンセサイザ

Figure 4 A fundamental circuit configuration of the PLL synthesizer using frequency multipliers and a mixer

され、このプリスケラを可変分周器前段に挿入することにより、図3で示したように、周波数通信器やミキサは不要となり、小型化が図られた。

### ■小型化

FDMA方式では、所定の周波数間隔で無線信号を配置するため、移動局は隣接の無線チャンネル周波数を使用している他の移動局に干渉を与えないようにしなければならない。シンセサイザはわずかではあるが、発振周波数の帯域外に雑音が発生する。この雑音が隣の無線チャンネルに漏れると、干渉の原因となる。このため、移動局に搭載するシンセサイザは特に隣接する無線チャンネルの周波数において低雑音でなければならない。

図3に示すようなPLLシンセサイザにおいて、このような雑音の発生源として、VCOの発生する位相雑音が最も支配的であり、レベルが大きいため問題となる。この位相雑音を小さくするため、VCOに使用する共振子はHigh Qかつ低損失でなければならない。その形状を小さくすることが困難であった。しかし、近年の発振用トランジスタの性能向上や、高誘電率基板を使用した小型・High Q共振子の開発により、小型化が加速的に進んできた<sup>5)</sup>。

このようなVCOの小型化とともに、可変分周器などの集積化による小型化も図られている。特に、BiCMOS技術は、低速のCMOS回路と高速のバイポーラトランジスタ回路を同一のSi基板上に構成する技術であり、これにより、高速動作のプリスケラとCMOSの可変分周器や位相比較器が1チップIC化されている<sup>6)</sup>。

### ■低消費電力化

図3に示したPLLシンセサイザにおいて、可変分周器、位相比較器は、低い周波数で動作するため低消費電力のCMOSロジック回路で実現できる。一方、プリスケラは、無線周波数帯（例えば800MHz帯）で直接動作するため、非常に高速で動作するロジック回路である。ロジック回路は、高速で動作させるために、より大きな電流を流す必要がある。したがって、シンセサイザを低消費電力化して携帯電話の連続待ち受け時間を長くするために、プリスケラの低消費電力化が重要な課題となっていた。

これを達成するため、GaAsのような化合物半導体トランジスタを使用したプリスケラの開発が進められ、10mW程度の電力まで低減されてきた<sup>7),8)</sup>。一方、Siバイポーラトランジスタは経済性の点で有利であり、性能改良の検討が進められ、20mW程度まで消費電力が低減されてきている<sup>12)</sup>。

このような部品単体の低消費電力化と

ともに、PLL全体を間欠的に動作させることによりさらなる消費電力の削減が可能である。この間欠動作による消費電力の低減をより効率的に行うために、電源の再投入時におけるPLLの立ち上がり時間の短縮が有効である。電源再投入時の立ち上がり時間を飛躍的に短縮する技術として、SPILLシンセサイザ(State Preserving Intermittently Locked Loop Synthesizer)を開発した<sup>9)</sup>。図5はその構成図を示している。SPILLシンセサイザはPLLのループにループスイッチを設けて、電源を断にするときにループフィルタの内部状態を保持する。電源を再投入するときは、分周器の位相を初期状態にプリセットした後にループスイッチを閉じる。これにより極めて短時間で、電源を断にする以前と同様の周波数に戻すことができる。

図6(a)は、通常のPLLシンセサイザの電源再投入時の立ち上がりを示しており、出力周波数が設定周波数に達するまでに20ms以上の時間を必要としている。このため、携帯機で受信を再開するためには20ms以前からPLLに電源を供給しなければならない。これに対してSPILLシンセサイザは図6(b)に示すよう極めて短い時間で立ち上がることができる。したがって、間欠動作による消費電力の低減を効率よく達成できる。

### ■周波数の安定化

前述のようにFDMAを基本とした移动通信システムにおいては、無線チャンネル周波数の安定化が必須である。PLLシン

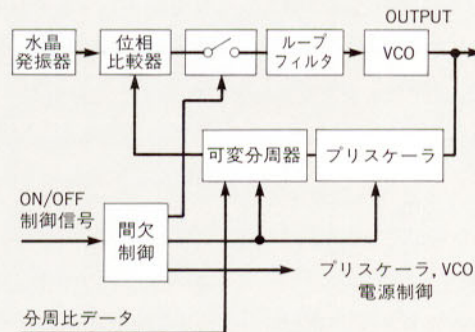


図5 SPILLの構成

Figure 5 Fundamental circuit configuration of the State Preserving Intermittently Locked Loop (SPILL)



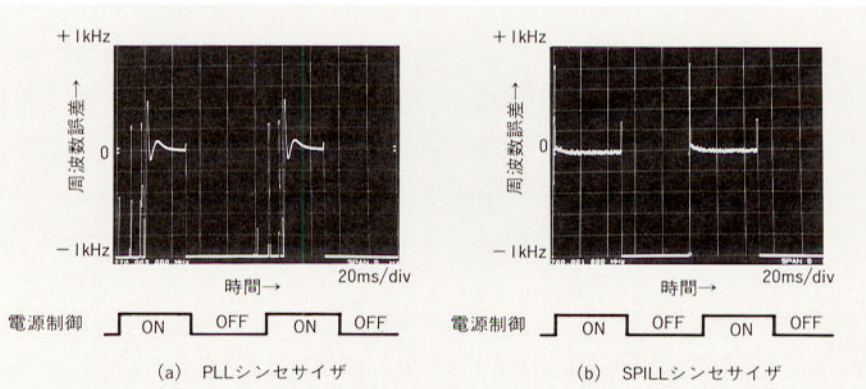


図6 シンセサイザの間欠動作

Figure 6 Output frequency fluctuation characteristics of PLL and SPILL synthesizers for intermittent operation

セサイザの周波数安定度は、基準信号源として用いる水晶発振器の周波数安定度に一致する。通常、この水晶発振器の周波数安定度を向上するために、水晶振動子の温度に対する周波数変動を補償した温度補償水晶発振器(TCXO)を使用する。しかし、現在、携帯電話に搭載し得る小型のTCXOの周波数安定度としては1.5ppm程度が限界である。

周波数安定度を飛躍的に向上する方法として、受信波基準校正形シンセサイザ(Received Signal Frequency Stabilized Synthesizer: REFRESH)を開発した<sup>4)</sup>。一方、移動通信システムの基地局装置については、温度環境が比較的安定していることや大きさに対する制約が小さいことから、移動局に比べて高い周波数安定度が容易に得られる。REFRESHは、この安定な基地局送信信号を受信してPLLシンセサイザのTCXO発振周波数を校正する。

図7にREFRESHの基本構成を示す。シンセサイザは受信側の第1局部発振器として使用するので、シンセサイザに周波数偏差が生じると中間周波数(IF周波数)にも偏差を生じる。TCXO制御部は、IF周波数の偏差を測定し、その偏差が最小となるようにTCXOの周波数を調整する。一般に携帯機を受信部はダブルスーパーヘテロダインであるため、TCXO制御部は第2 IF周波数を測定する。また、第2局部発振器の周波数偏差も測定し、その偏差を含めてTCXOを制御する。このような校正により、0.3ppm以下

の周波数安定を実現している。

### ■周波数切換の高速化

高速道路での走行時のように、複数の無線ゾーンにまたがって通信を行う場合には、隣り合う基地局が使用する無線チャンネル周波数は一般に同一ではないので、

いわゆる通話中チャンネル切換が実行される。この場合、無線チャンネル周波数も切り換えることになるが、これが高速にできるほど切換時における通話品質の劣化を小さくすることができる。

この理由からデジタル方式では、モバイルアシステッドハンドオフと呼ばれる新しい高速チャンネル切換法が実現されている<sup>13)</sup>。これは、携帯電話側で周辺基地局が送出する無線チャンネル信号を次々に高速で切り換えて受信し、その受信レベルを比較して最も接続に適した基地局を見つけてチャンネル切換を行う。この切換法を可能とするため、周波数切換が従来より一桁以上高速なシンセサイザが開発されている。

ツインカウンタ形周波数シンセサイザ(TC-DLPS)は、携帯電話に適し得る回路規模と消費電力でそのような高速切

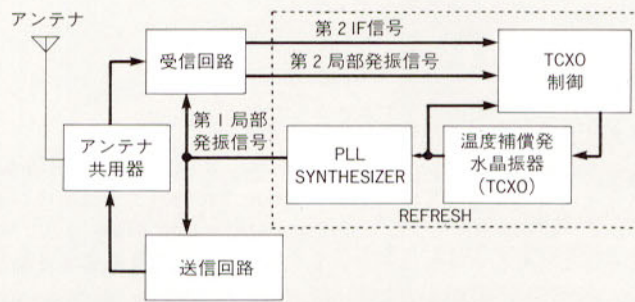


図7 REFRESHの構成

Figure 7 Schematic diagram of the Received Signal Frequency Stabilized Synthesizer (REFRESH)

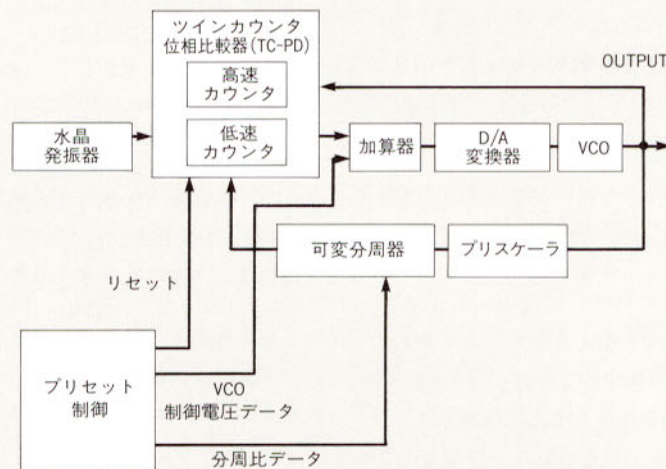


図8 TC-DLPSの構成

Figure 8 Schematic diagram of the Twin Counter Digital Loop Preset Frequency Synthesizer (TC-DLPS)



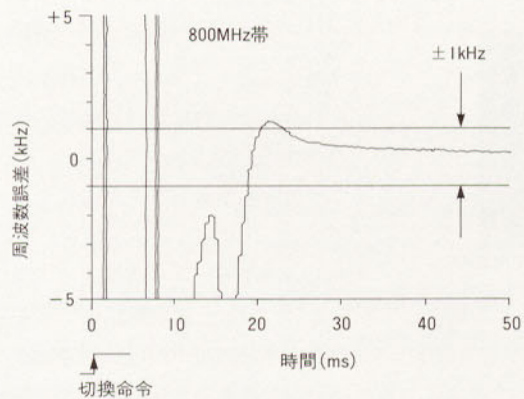


図9 通常のPLLシンセサイザの周波数切換  
Figure 9 Measured frequency switching response of PLL synthesizer

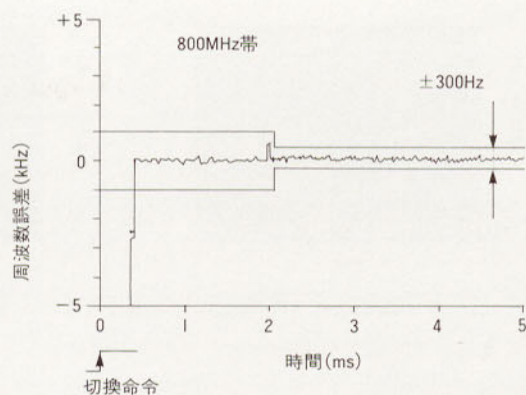


図10 TC-DLPSの周波数切換  
Figure 10 Measured frequency switching response of PLL synthesizer

換を達成するために考案された<sup>10)</sup>。基本回路構成を図8に示す。TC-DLPSは、位相比較器として、大きな刻みで位相を比較する低速カウンタ回路と、細かい刻みで位相を比較する高速カウンタからなる高感度位相比較器と、プリセット回路、可変分周器などで構成する。一般に、高速カウンタは大きな消費電力となるが、本構成では、高速パルスカウンタを間欠的に動作させるため、高感度で低消費電力の位相比較器を実現できる。また、プリセット回路は、切換先の周波数に相当するVCO制御電圧を予測してVCOに制御電圧を設定し、高感度位相比較器とともに周波数切換の高速化を助ける。

図3に示した従来の800MHz帯シンセサイザの周波数切換時間は、図9に示すように20ms程度である。これに対して、TC-DLPSは高感度の位相比較器とプリセット回路により図10に示すように1ms以下が実現されており、高速・高精度な周波数切換を達成できる。

## まとめ

周波数シンセサイザについて、最初の自動車電話サービスが開始されてからデジタル方式が実用化されるまでの技術革新を自主開発技術を中心に概説した。

この経過における回路の小型・低消費電力化の進展には目覚ましいものがあるが、VCOのモノリシックIC化やロジック回路の低電圧化など未解決の技術課題が依然

としてある。また、1.5GHz帯や将来のマイクロ波帯の利用に対応して、複数の帯域を共通的に利用可能な携帯電話を実現することは重要であり、このための基盤技術として超広帯域シンセサイザの開発を進めることも必要となろう。

## 文献

- 1) 進士昌明：“移動通信”，電子情報通信学会編，丸善（1989）
- 2) 関，冠，結城：“新形移動機”，研実報，Vol. 32 No.1, pp.141-151（1982）
- 3) 結城，卜部，小林，永田：“大容量移動通信方式用移動機構成技術”，研実報，Vol. 35, No.10, pp.1015-1021（1986）
- 4) I. Shimizu and S. Urabe：“Frequency-Stability Enhanced Synthesizer by Received Signal from Mobile Radio”，Proceeding of the 38th IEEE Vehicular Technology Conference, pp. 537-542（June 1988）
- 5) M. Ishikawa, N. Ishihara, A. Yamagishi and I. Shimizu：“A Miniaturized Low-Power Synthesizer Module with Automatic Frequency Stabilization”，42th VTS Conference, pp.752-755（May 1992）
- 6) H. Suzuki：“A Modern Technologies for Frequency Synthesizers”，Microwave Workshop Digest, pp.95-100（September 1991）
- 7) 前村：“1GHz帯低消費電力GaAsプリスケラIC”，電子情報通信学会技術研究報告，SSD85-138（1985）
- 8) 斎藤：“5mA 1GHz GaAs 128/129プリスケラ”，電子情報通信学会技術研究報告，SSD84-177（1984）

- 9) S. Saito, Y. Tarusawa and H. Suzuki：“State-Preserving Intermittently Locked Loop (SPILL) Frequency Synthesizer for Portable Radio”，IEEE Trans. Microwave Theory Tech., Vol. MTT-37, pp.1898-1903（Dec 1989）

- 10) 垂澤，斎藤，山尾：“ディジタルループプリセット形高速周波数シンセサイザ”，電子情報通信学会春季大会，B-820（1989）
- 11) Y. Tarusawa, I. Shimizu, S. Saito and T. Nojima：“Frequency synthesizer for Mobile Radio Units”，Microwave Workshop Digest, pp.153-158,（September 1992）
- 12) 鈴木，斎藤，秋山：“移動体通信システム向けPLL周波数シンセサイザファミリ”，Fujitsu, Vol. 42, No. 2, pp.152-160（1992）
- 13) S. Onoe, A. Hiroike, K. Kobayashi, J. Tajima and S. Yasuda：“Radio Link Control Techniques for Digital Cellular Systems”，NTT REVIEW, Vol. 4, No.1, pp. 47-54（Jan 1992）